Massiv-parallele Supercomputer auf dem Vormarsch

Vom 12. bis 14. Februar fand in Paris La Défense die SUPERCOMPUTING EUROPE '92 - The Fourth International Exhibition and Conference on High-Performance Computing - statt. Es war eine beeindruckende Großveranstaltung mit Hunderten Teilnehmern - unter bedeutender Beteiligung aus den USA und Japan - und einer vielfältigen Produktpräsentation. Die Eindrücke sind natürlich besonders nachhaltig, wenn man sich zum erstenmal dem großen internationalen Supercomputing-Jetset zugesellen konnte und das im Stadtteil La Défense mit dem futuristischen Charme seiner (vielleicht ein wenig zu) gigantischen Skyline und dem hochmodernen, komfortablen Riesenkonferenzzentrum CNIT (die Dachfläche ist größer als die Fläche der Place de la Concorde).

Welches ist die wichtigste Erkenntnis, die der Teilnehmer der SUPERCOMPUTING EUROPE '92 aus Paris mit nach Hause nimmt? In einem Satz zusammengefaßt ist es die Botschaft der Titelzeile dieses Editorials: Die massiv-parallelen Supercomputer sind unaufhaltsam auf dem Vormarsch. Hinzuzufügen wäre, gleichsam mit einer Maßzahl als Programm und Versprechen: Die TeraFLOPS-Ära bricht an. Das sicherste Indiz dafür ist, daß nun die Großen der Super-Computerbranche wie Cray, IBM und Convex dieses Feld nicht mehr den Spezialisten und den bisweilen mit Skepsis betrachteten Vorreitern massiv-paralleler Systeme überlassen.

Als eine kleine Sensation galt die Mitteilung der Firma Cray Research Inc. (CRI, J. ROLLWAGEN), des führenden Supercomputer-Herstellers, auf der Basis des erst kürzlich von der Firma DEC vorgestellten Alpha-Chips einen massiv-parallelen Rechner aufzubauen. Der Alpha-Chip, ein 64-bit-RISC-Prozessor, ist mit etwa 200 MFLOPS bei 200 MHz Taktfrequenz der bisher leistungsfähigste Mikroprozessor überhaupt ("die Cray 1 auf einem Chip"). Mit ihm wird eine ganz neue Rechnergeneration von der Workstation bis zum Supercomputer ihren Anfang nehmen. Erste kommerzielle Maschinen werden Ende 1992, ein Durchbruch auf dem Computermarkt frühestens 1993 erwartet. Es ist zu vermuten, daß weitere Halbleiter- und Rechnerhersteller auf diesen Chip zugreifen werden und nicht mehr die schon bewährten Prozessoren wie R3000, R4000, i860, SPARC und Transputer das Feld der massiv-parallelen Systeme beherrschen.

Auch IBM, bisher führend bei den Mainframes (H. BUDD: "IBM 3090 - der Supercomputer, den niemand kennt und jeder nutzt."), verfügt über Erfahrungen auf dem Gebiet moderat- und massiv-paralleler Systeme. Ein eigens geschaffenes Labor mit der Bezeichnung HPSSL (Highly Supercomputing Systems Laboratory) soll IBMs Weg von den Mainframes über Workstations und schon in der Praxis bewährte Workstation-Cluster bis zu massiv-parallelen Systemen, auf der Basis des RISC-System/6000 bahnen. Kenner der Szene vermuten am Ende dieses Entwicklungsweges eine marktbeherrschende Stellung von IBM wie - nach ähnlich anfänglichem Zögern - auf dem PC-Markt. IBM ist es übrigens gelungen, aufbauend auf der in ihren Labors entwickelten RTM-(Raster-Tunnel-Mikroskop-)Technik, Einzelatome auf Metalloberflächen zu positionieren, was möglicherweise einen neuen Technologieschub in der Miniaturisierung auslösen könnte.

Weiterhin sind die Entwicklungsansätze MPP-1 von Convex und CAMPUS/800 MPP von Alliant zu nennen.

Daneben gibt es natürlich die Weiterentwicklungen der bekannten Hersteller massiv-paralleler Systeme wie die Connection Machine CM-5 von Thinking Machines, den Paragon XP/S von Intel, die Transputer-Systeme von Parsytec sowie Systeme von MasPar, Meiko, nCUBE und ParSys, um die wichtigsten zu nennen. Es zeichnet sich ein Entwicklungstrend zu skalierbaren Architekturen ab, in denen die Anzahl der Prozessoren dem Umfang der zu bearbeitenden Aufgaben in einem weiten Bereich angepaßt werden kann. Führend scheint hier die auf SPARC-Prozessoren basierende CM-5 zu sein; ihr ist als erster Maschine der TeraFLOPS-Durchbruch zuzutrauen.

Die Entwicklung der "klassischen" Universal-Supercomputer ist trotz des Vormarschs der massiv-parallelen Systeme noch längst nicht zu Ende, wie Cray, IBM, NEC, Siemens/Nixdorf, Convex und Alliant eindrucksvoll demonstriert haben. Es gibt noch bedeutende Leistungsreserven: in der Skalar- und Vektor-Prozessorleistung, der Datenübertragungsgeschwindigkeit und der Kapazität des Hauptspeichers. So setzt z. B. die CRAY Y-MP C90 mit einer maximalen Peak Performance von 16 GFLOPS (16 Prozessoren à 1 GFLOPS) und einem Hauptspeicher von 2 Gbyte neue Maßstäbe der Höchstleistungsrechentechnik. Systeme dieser Art mit ihren ausgereiften Konzeptionen und einem weiten Spektrum von Anwender-Software werden sich sicher noch über ein Jahrzehnt behaupten.

Hand in Hand mit der stürmischen Hardware-Entwicklung gehen die Anstrengungen der Software-Entwickler, die technisch möglichen Prozessorleistungen dem Anwender für seine Applikationen (nicht nur für Benchmarks!) nutzbar zu machen (z.B. IMSL, NAG, NTEC, UNIRAS). Daß noch viel zu tun bleibt, vor allem auf dem Felde der massiv-parallelen Supercomputer, bei der Schaffung von komfortablen Nutzer- und Programmierumgebungen, Parallelisierungstools, vektorisierten und parallelisierten Anwenderbibliotheken und bei der Unterstützung der skalierbaren Systeme (Software Scalibility) wurde nicht zuletzt in der abschließenden Podiumsdiskussion deutlich.

Das Bestreben der Computerindustrie, TFLOPS-Maschinen zu bauen, hat schon als technologische Herausforderung eine Eigendynamik. Wo werden die angestrebten Rechnerleistungen wirklich gebraucht?, war in Paris eine viel diskutierte Frage. Man hat in den USA solche Aufgaben unter der griffigen Bezeichnung *Große Herausforderungen - Grand Challenges of Science and Technology* - zusammengefaßt. Dazu gehören insbesondere die globale Wettervorhersage, die Prognose der globalen Klimaveränderungen, die Entschlüsselung des menschlichen Genoms und die Bestimmung von Molekülstrukturen. Die Applikationen, über die auf der Konferenz vorgetragen wurde, kamen zum Teil aus den genannten Gebieten, aber auch aus der Elektronik, der Flugzeug- und Automobilindustrie, der Verteidigung, der Medizin und sogar der Finanzwirtschaft. An zahlreichen Beispielen wurden die Möglichkeiten und auch, unter anderem mit dem Hinweis auf die hohen Ansprüche der Nutzer an die Datenvisualisierung, die Grenzen der heutigen Höchstleistungsrechner deutlich aufgezeigt.

Die in Paris so oft beschworene Überwindung der TFLOPS-Barriere ist sicher auch nur ein Meilenstein in einer anscheinend nicht endenden Entwicklung der Supercomputer-Welt, über deren zukünftigen Verlauf kein Vortragender zuverlässige Aussagen machen wollte und wohl auch nicht konnte (J. ROLLWAGEN, CRI - als Umkehrung eines geläufigen Satzes: "We see it, when we believe it.").

Von den "Festtagen" der Rechentechnik in Paris La Défense nun zum Rechenzentrumsalltag!

Vier Monate nach RZM Nr. 1 legen wir Ihnen jetzt Nr. 2 vor. Das Redaktionskollegium hat es tunlichst vermieden, durch die Zusage einer festen Erscheinungsfrequenz sich selbst unter Druck zu setzen. Aber "bei Bedarf erscheinen" (s. RZM Nr. 1: Editorial) ist auch ein Versprechen, das wir hiermit gerne einlösen, um insbesondere alle, die unsere Anlagen und Dienste nutzen, mit möglichst frischen Informationen zu versorgen. Heft 2 zeigt deutlich: Hard- und Software-Entwicklung am Rechenzentrum schreiten erfreulich voran, wenn wir auch (s.o.!) erst am Anfang eines langen Weges stehen.

Heft 1 hat eine freundliche Aufnahme gefunden. Ähnliches hoffen wir für Nr. 2 und wünschen uns, daß sich allmählich ein "Feedback" mit Ihnen, unseren Leserinnen und Lesern, herausbildet. Pläne für weitere Hefte liegen vor; vielleicht möchten Sie gern selbst in einem der folgenden zu Wort kommen. Wir würden uns freuen.

Edmund Suschke